

MÉMORISATION DE DONNÉES NUMÉRIQUES

I/ GÉNÉRALITÉS

I.1/ Introduction

Dans un dispositif de traitement de l'information, la fonction mémorisation joue un rôle essentiel. Elle permet :

- de garder temporairement une information avant de la traiter, de la comparer à une autre. C'est la **mémoire de données**
- de garder les informations décrivant une opération à réaliser. La somme de ces informations permet l'exécution séquentielle d'une tâche : le programme. Ce type de mémoire est appelée : **mémoire de programme**

Type d'accès

Les informations stockées dans ces mémoires peuvent être

- écrites une fois et lues plusieurs fois. On dit qu'il s'agit de **mémoires mortes ou passives**
- écrites lues et remplacées plusieurs fois. Ce sont des **mémoires vives ou actives**.

Méthode d'accès

Par ailleurs, l'accès à ces mémoires peut se faire

- en série : les bits du mot sont enregistrés et/ou restitués les uns après les autres.
- en parallèle : les bits sont enregistrés et/ou restitués simultanément.

Lorsqu'il s'agit d'une mémoire capable de stocker plusieurs valeurs numériques, on dit qu'on réalise

- un **accès séquentiel** lorsqu'il faut respecter une séquence pour placer la donnée au bon endroit
- un **accès direct** lorsqu'on peut placer un récupérer une donnée immédiatement.

I.2/ Rappels

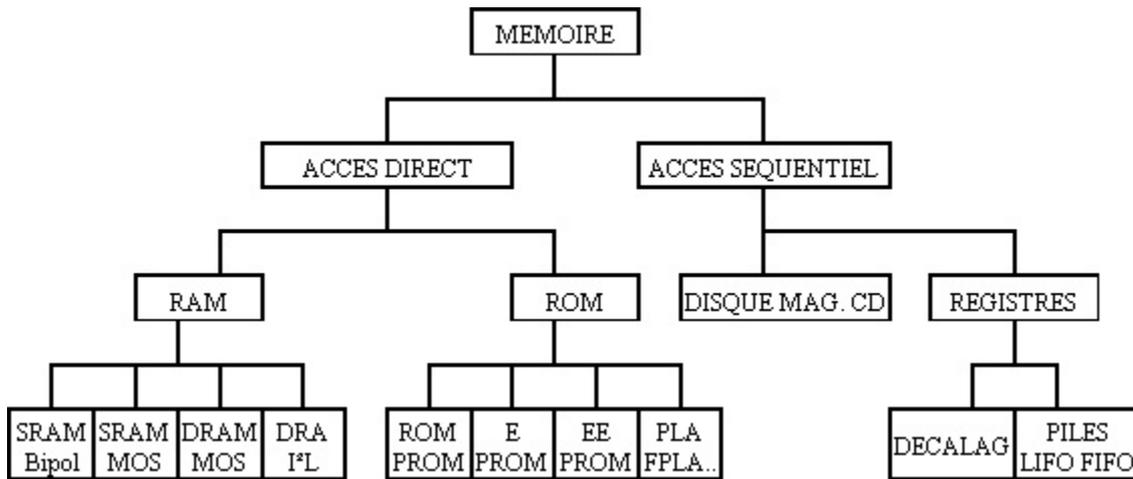
Structure séquentielle : Une structure séquentielle est une structure dont les sorties (S_n) dépendent des entrées mais aussi des états précédents des sorties (S_{n-1}). Une mémoire est donc une structure séquentielle.

Mémorisation unitaire : une mémoire unitaire est une structure capable de mémoriser un seul état logique. On compte parmi ces structures les bistables **RS**, **JK** et **D**.

I.3/ Classifications

Les mémoires sous diverses formes sont les éléments électroniques les plus vendues au monde. Ils subissent de ce fait régulièrement des perfectionnements et améliorations.

Le graphique de la page 2 propose une classification sommaire des différents types de mémoires. Même s'il est amené à évoluer, il donne une idée assez fidèle des différentes technologies actuelles.



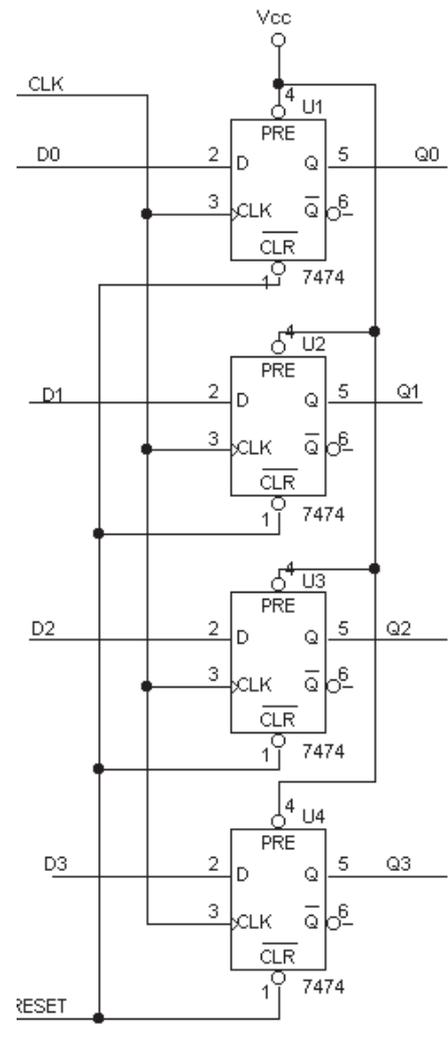
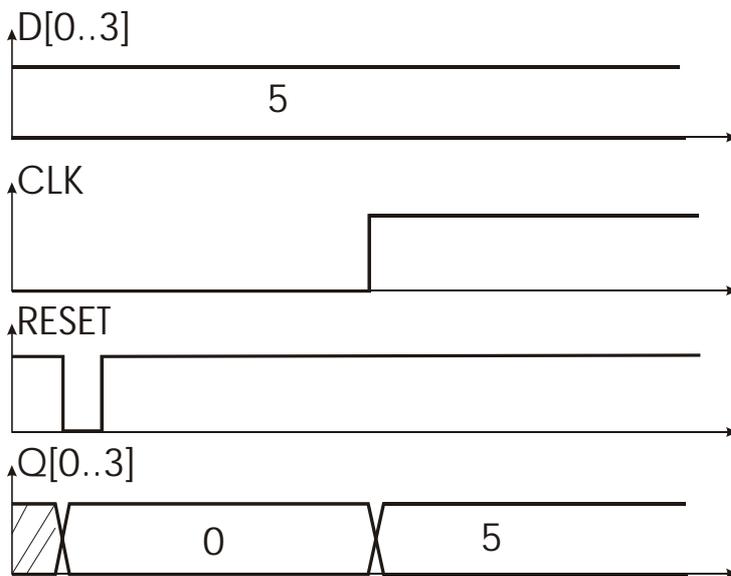
II/ LES REGISTRES

II.1/Principe

Un registre est une association de bistables (bascules) et permet donc de mémoriser un mot de n bits où n est le nombre de bascules.

L'ordre de mémorisation est donné par le front actif du signal d'horloge.

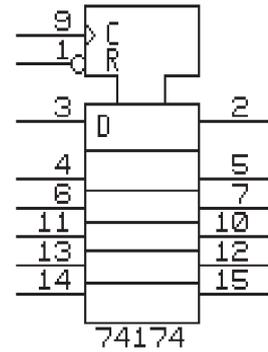
Afin de connaître l'état initial, une entrée de remise à zéro est généralement présente.



II.2/ Les registres parallèles - verrous

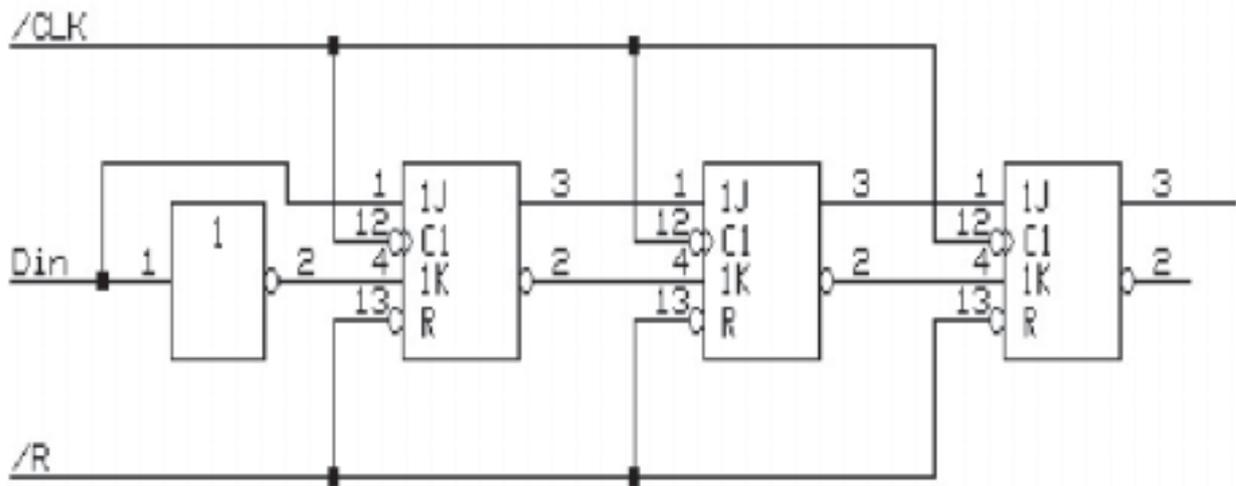
Lorsque l'enregistrement se fait de manière parallèle et que la restitution se fait de manière parallèle, on parle de registre parallèle-parallèle ou de registre. Si un mot de n bits est stocké le registre renferme n bascules.

Lorsque les bascules ne sont pas à horloge dynamique (sensible sur niveau) on parle de verrou

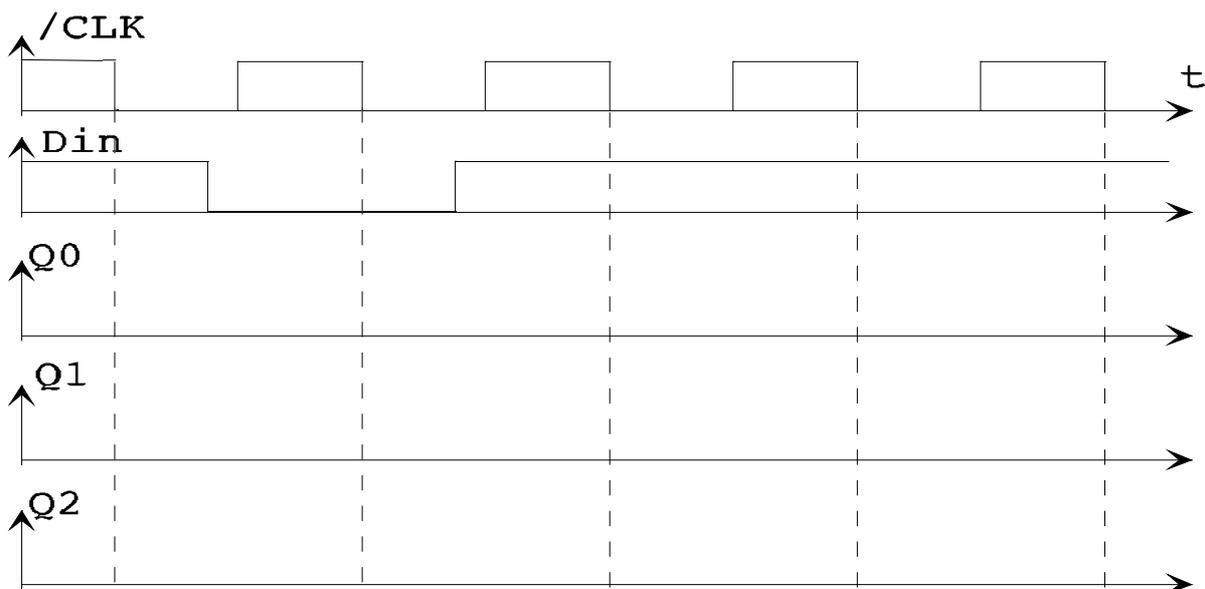


II.3/ Registres à décalage

A la différence des registres parallèles, les registres à décalage mémorisent le mot bit par bit ce qui sous-entend qu'il n'y a qu'une seule entrée de données.



Le chronogramme de fonctionnement d'un registre de ce type est le suivant (/R a été activé un bref instant au début du chronogramme)



On constate qu'avec un registre à décalage, il faut n bascules au moins pour mémoriser un mot de n bits. Il faut également n impulsions d'horloge pour que le mot soit mémorisé.

Il s'en suit un temps d'enregistrement plus long qu'avec un registre parallèle mais un nombre de pattes réduit.

On remarque qu'avec un registre de ce type le premier bit rentré sera le premier restitué. On dit qu'il s'agit d'un dispositif FIFO (First IN, First OUT). Certaines mémoires sont également de type LIFO (Last IN, First Out).

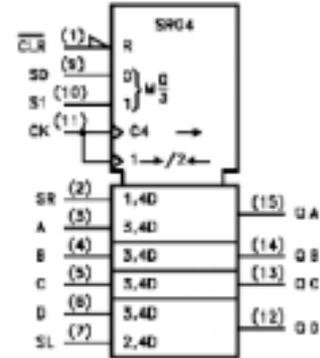
II.4/ Registres à accès mixte

Pour ce type de registre, l'enregistrement ainsi que la restitution peut se faire de manière sérielle ou parallèle.

Des signaux d'entrée permettent de choisir le mode de fonctionnement.



Exemple du 74194



CLEAR	MODE		INPUTS							OUTPUTS				
			CLOCK	SERIAL		PARALLEL				QA	QB	QC	QD	
	S1	S0		LEFT	RIGHT	A	B	C	D					
L	X	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X		X	X	X	X	X	X	X	QA0	QB0	QC0	QD0
H	H	H		X	X	a	b	c	d	a	b	c	d	
H	L	H		X	H	X	X	X	X	H	QAn	QBn	QCn	
H	L	H		X	L	X	X	X	X	L	QAn	QBn	QCn	
H	H	L		H	X	X	X	X	X	QBn	QCn	QDn	H	
H	H	L		L	X	X	X	X	X	QBn	QCn	QDn	L	
H	L	L	X	X	X	X	X	X	X	QA0	QB0	QC0	QD0	

X: Don't Care : Don't Care
 a ~ d : The level of steady state input voltage at input A ~ D respectively
 QA0 ~ QD0 : No change
 QAn ~ QDn : The level of QA, QB, QC, respectively, before the most recent positive transition of the clock.

III/ MÉMOIRES MASSIVES À ACCÈS DIRECT

III.1/ Introduction

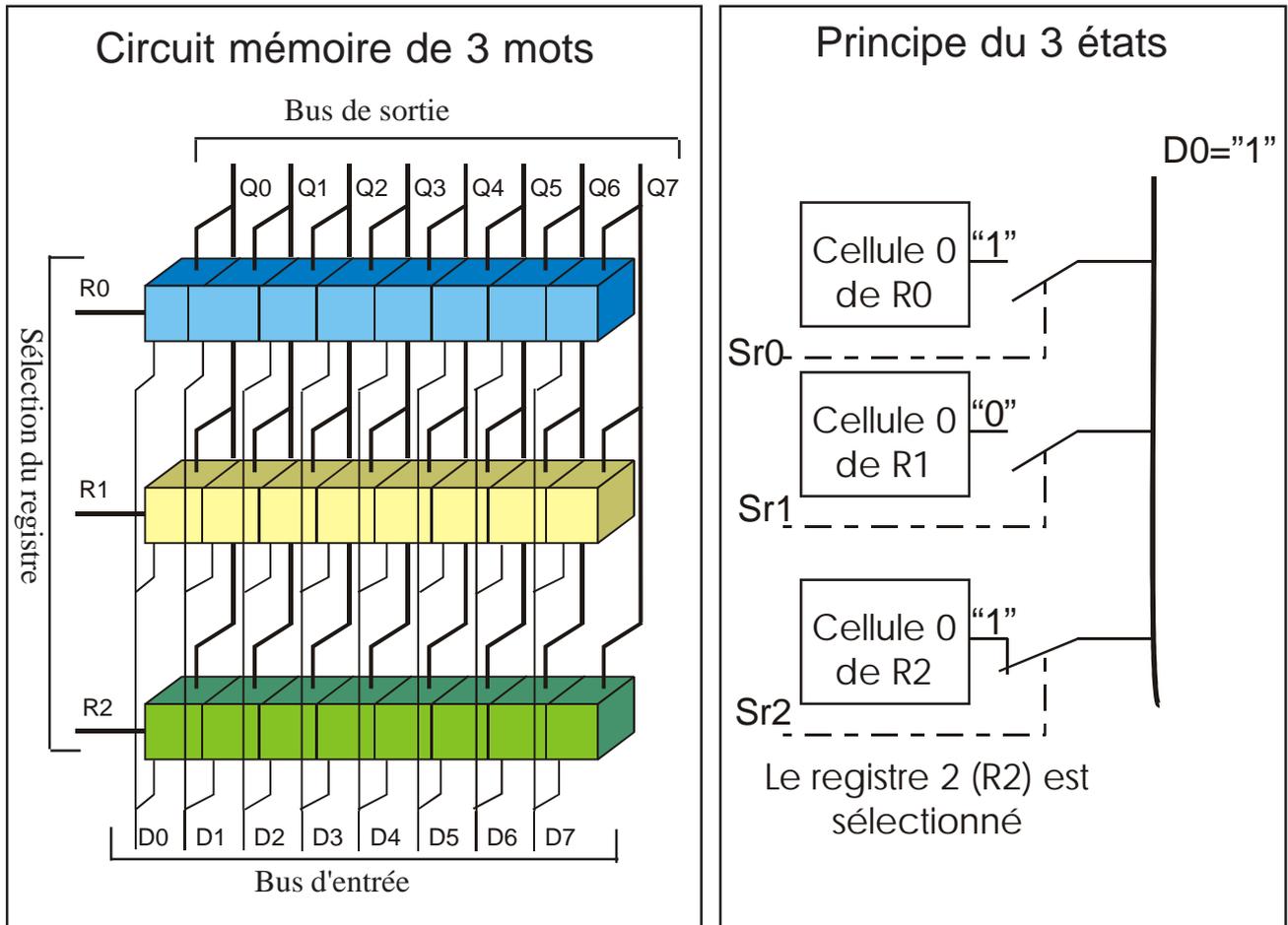
Même si les registres sont d'un intérêt capital dans le traitement des informations numériques, il n'en demeure pas moins que leur capacité de stockage est très limitée.

On entend ici par **mémoire massive**, une mémoire capable de stocker plusieurs mots binaires.

Par **accès direct**, on entend le fait qu'une donnée peut être immédiatement positionnée au bon endroit dans un espace mémoire ou récupérée du bon endroit.

Dans la pratique, une association de registres pourrait convenir. Il suffit de relier les signaux d'entrée portant le même nom et les signaux de sortie portant le même nom. On réalise un **BUS**.

Chaque registre est alors sélectionné et activé par un signal dit d'**adresse**. Pour éviter des courts-circuits, il faut en plus, que les signaux de sélection déconnectent du bus les registres qui ne sont pas sélectionnés; les sorties doivent être à 3 états.



Pour rendre la structure encore plus compacte, on a utilisé un bus unique pour les entrées et les sorties ce qui nous donne un bus de données bidirectionnel.

Enfin les signaux de sélection du registre ont été codés de sorte qu'une adresse de m bits peut sélectionner 2^m registres (dans notre schéma de principe il aurait fallu m fils pour m registres...).

III.2/ Capacité d'une mémoire

Une mémoire à accès direct possède un bus de donnée par lequel transite les mot à mémoriser.

Elle possède également, comme on l'a vu un bus d'adresse, par lequel on accède à la case mémoire souhaitée.

Si le bus d'adresse possède n fils, sachant que chacun peut prendre 2 états ("0" ou "1"), on obtient une capacité mémoire de 2^n mots.

Si le bus de donnée possède m fils la mémoire stocke par cellule mémoire m bits.

Notre mémoire possède donc une capacité de $m \cdot 2^n$ bits.

Comme 1024 bits forment 1 Kbit, on peut en déduire la capacité de la mémoire.

Exercice : une mémoire possède un bus d'adresse de A0 à A9 et un bus de donnée de D0 à D7. Quelle est sa capacité mémoire ?

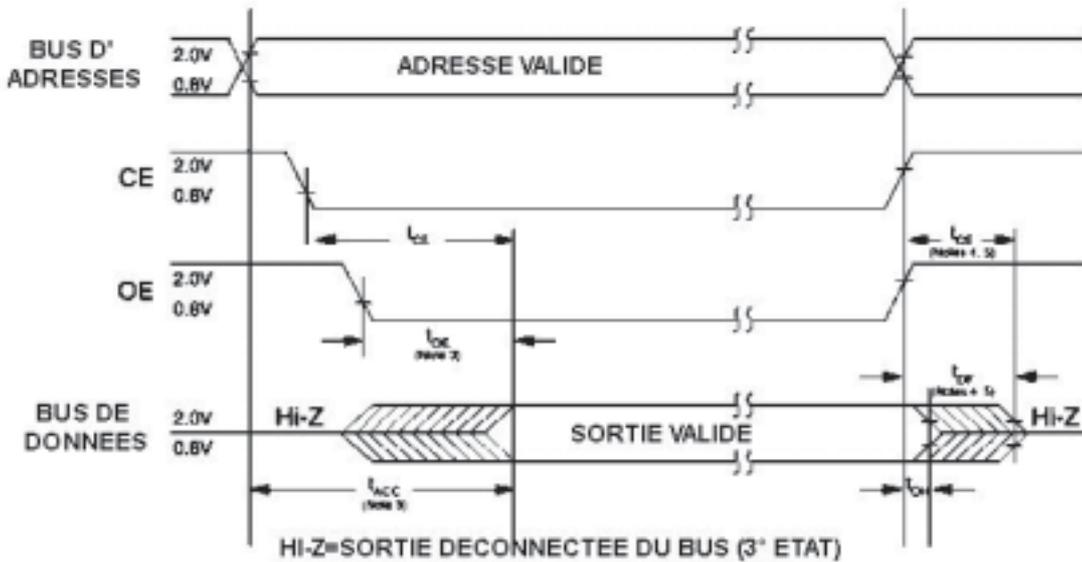
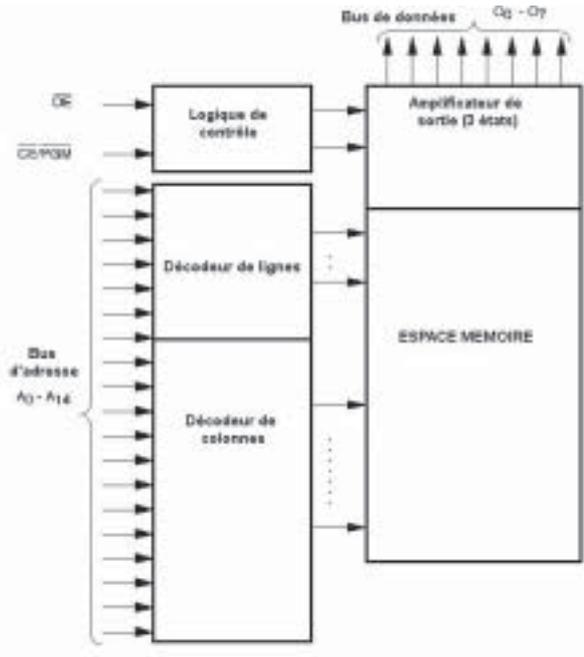
III.3/ Mémoire morte

III.3.1/ Utilisation

Appelées aussi **mémoire passive** ou **ROM** (*Read Only Memory*=Mémoire à lecture seule) en raison de leur capacité à ne restituer que des informations enregistrées lors de la conception.

Des structures combinatoires (décodeurs) permettent de sélectionner les cellules mémoires qui stockent chacune une valeur numérique.

Une structure de contrôle permet d'activer les sorties 3 états : pour cela la mémoire dispose de signaux logiques d'entrées appelées souvent **CS** (*chip select*=sélection de circuit) ou **CE** (*chip enable* = validation de circuit) ou/et **OE** (*output enable* = validation des sorties). Seule une lecture attentive de la documentation (table de vérité, chronogramme, spécifications) permet une utilisation correcte de ce type de circuit (**ATTENTION** aux temps d'accès).



III.2/ Considérations technologiques

Les mémoires vives évoluent lentement d'un point de vue technologique:

Les ROM: premières apparues, elles étaient programmées par le fondeur de circuit intégré (le fabricant)

Les PROM: elles pouvaient être programmées par l'utilisateur une seule fois. En cas d'erreurs il fallait les jeter.

Les EPROM: programmables électriquement par l'utilisateur, elles peuvent être effacées lors d'une exposition aux rayonnements UV puis reprogrammées.

Les EEPROM: Elles sont effacées puis reprogrammées électriquement ce qui leur donne une grande souplesse d'utilisation.

Caractéristiques électriques

Temps d'accès (t_{ACC}): il est important (en moyenne 100ns) ce qui est une gêne lorsque l'on utilise les ROM avec un ordinateur rapide.

Tension d'alimentation: 5V ou 3V selon le cas. Lors de la programmation cette tension est augmentée au delà des 10V.

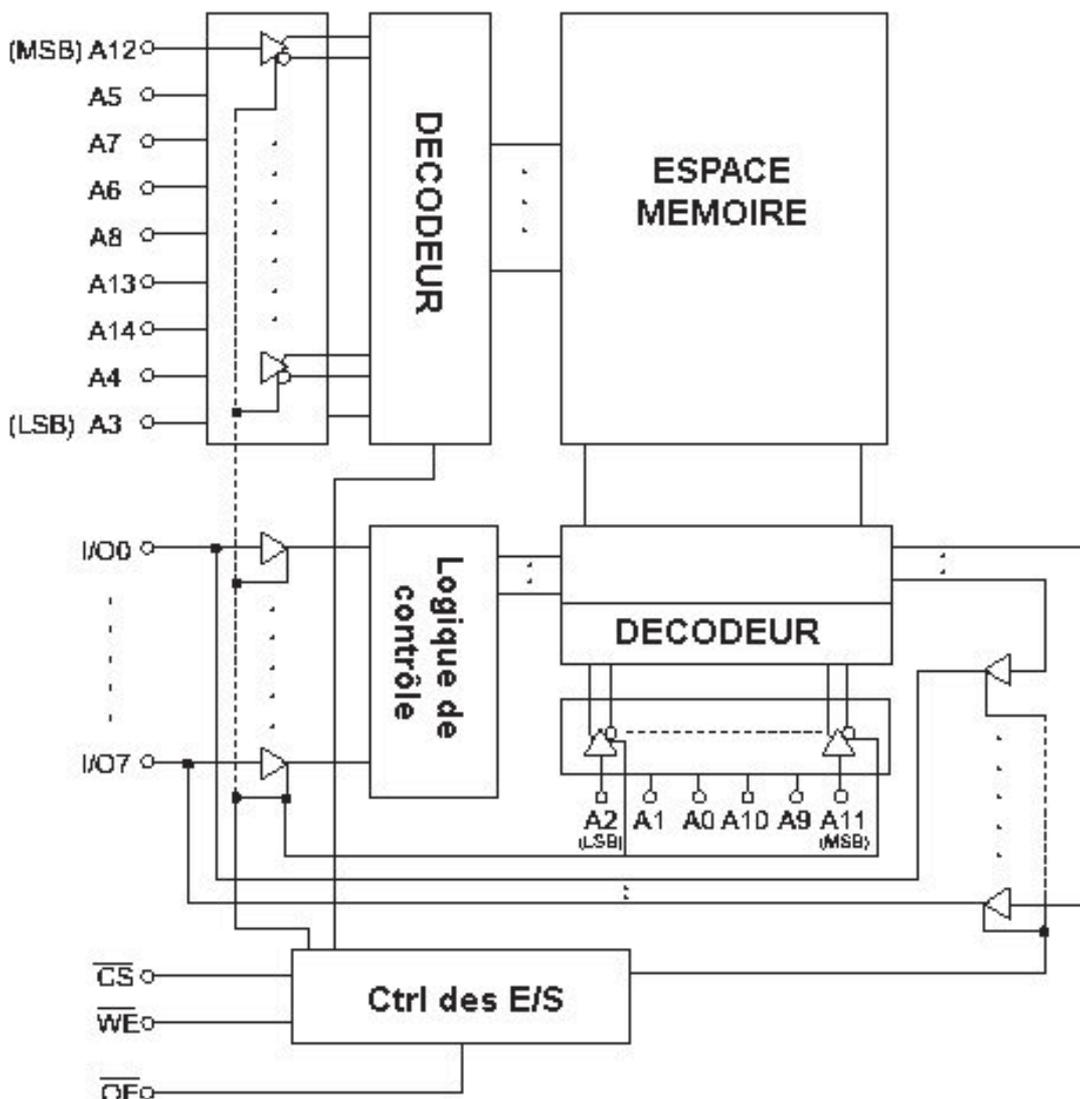
Consommation: variable selon le type : quelques mA.

III.4/ Les mémoires vives

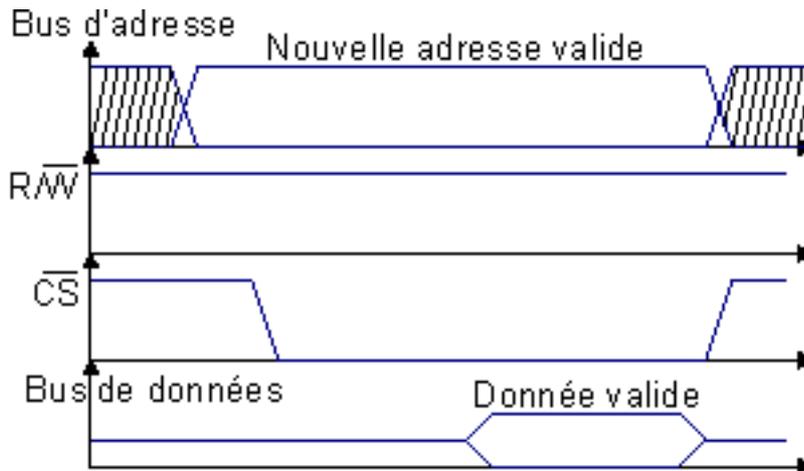
III.4.1/ Utilisation

On les appelle également **mémoire active** ou **RAM** (*Random Access Memory* = Mémoire à accès aléatoire). On accède aux informations par la lecture de la mémoire, mais on peut également y stocker des informations.

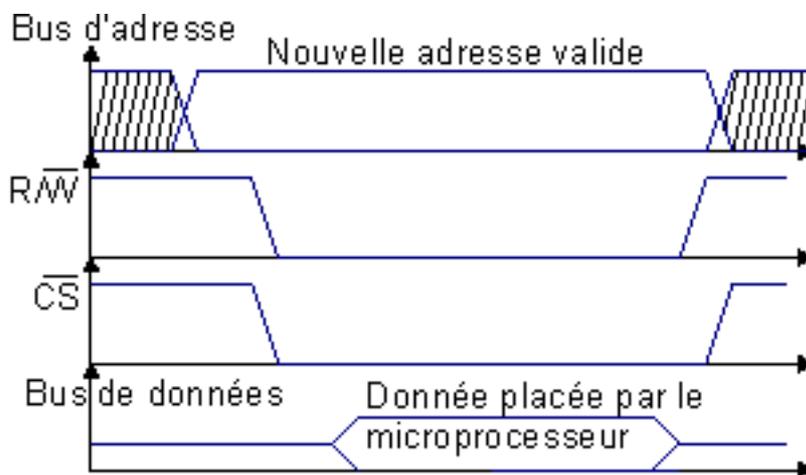
Pour cela, les RAM disposent d'un signal supplémentaire (R/W ou /WR ou /WE) qui spécifie le type d'accès souhaité. Comme pour les ROM, les signaux de sélection existent.



✍ Accès mémoire en _____



✍ Accès mémoire en _____



III.4.2/ Considérations technologiques

Les mémoires vives étant plus sollicitées dans les systèmes de traitement, leur évolution technologique a été plus importante. Les nouvelles mémoires reposent toujours sur deux principes :

•**RAM Statique** : il s'agit d'une association de registres comme on l'a vu en page 5. Elles sont rapides, ne perdent pas les données tant qu'elles restent alimentées, mais sont coûteuses.

•**RAM dynamique** : très peu coûteuses en raison de leur facilité d'intégration. Chaque cellule unitaire de mémorisation s'apparente à un condensateur que l'on charge, mais qui se décharge au fil du temps. Il est donc nécessaire de rafraîchir les données ce qui nuit à la performance en vitesse. Leur utilisation est particulière et dépasse le cadre de ce cours.

Les fabricants ont mis au points d'autres types de mémoire vive :

RAM zeropower : elles intègrent une pile au lithium qui maintient les informations en cas de coupure de courant

Mémoires associatives : particulièrement rapides, elles sont utilisées de manière intégré dans les microprocesseurs pour compenser le temps d'accès des mémoires dynamiques (mémoire cache).

Caractéristiques électriques

- La plupart des RAM perdent leurs informations en cas de rupture de courant.
- Le temps de réponse est une caractéristique importante, mais celui-ci est très variable selon le type de mémoire (à taille équivalent pour des circuits de même génération SRAM:80ns DRAM: 130ns)
- Le coût est un paramètre fondamental au regard des quantités de mémoires présentes dans les ordinateurs en particulier.

IV/ LES MÉMOIRES SUR SUPPORT PHYSIQUE

Appelées quelques fois "mémoire de masse", ces mémoires utilisent actuellement surtout des supports magnétiques (disquettes et disque dur) et optiques (CD-ROM). Des supports magnéto-optiques sont disponibles mais peu répandus.

IV.1/ Les supports magnétiques : cas du disque dur

Avec des capacités de stockage pour des encombrements de plus en plus faible, les disques durs demeurent les seuls organes de stockage massif d'information sur support magnétique.

Leurs plateaux sont recouverts d'une surface magnétique où sont placées les données. Pour augmenter la capacité, on multiplie les plateaux et on les entraîne à vitesse très élevée (presque 10000 tours/mn).

La vitesse de rotation étant élevée, entre chaque plateau et chaque tête de lecture se forme un coussin d'air de quelques 50nm.

La tête de lecture est composée de deux éléments (technologie GMR :Giant magneto-resistive) :

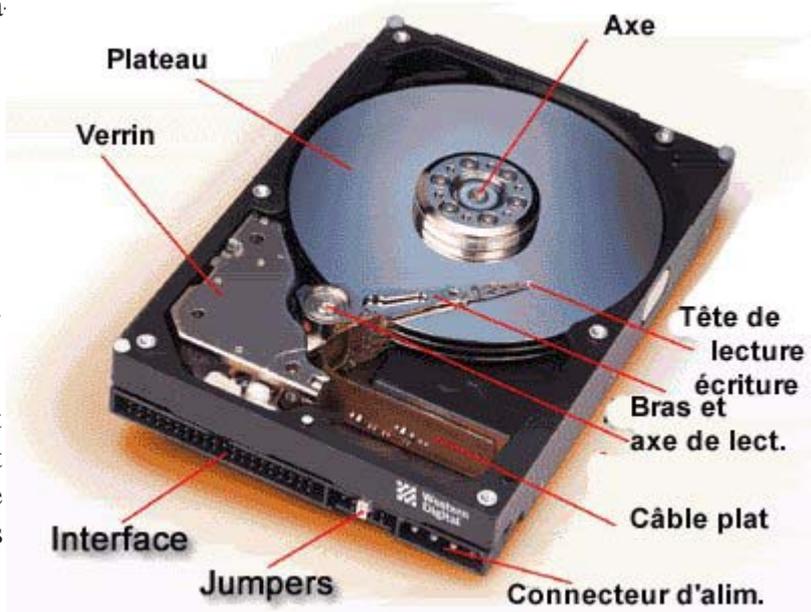
- un électro-aimant pour magnétiser la surface (écriture des 0 et des 1)
- une magnétorésistance¹ très précise assurant la lecture des données.

L'accès aux informations se fait de manière séquentielle.

IV.2/ Les supports CD-ROM

Un CD-ROM classique est composé d'une succession de micro-cuvettes (*Pit*) et de plats (*Land*) enchaînés dans une spirale mesurant près de 5.5 km de long. Cela est rendu possible grâce à la taille microscopique de ces trous (larges de 0.6 microns, distance entre les spires : 1.6 microns).

Les informations gravées sont lues par un faisceau laser rouge (780 nm) produit par un semi-

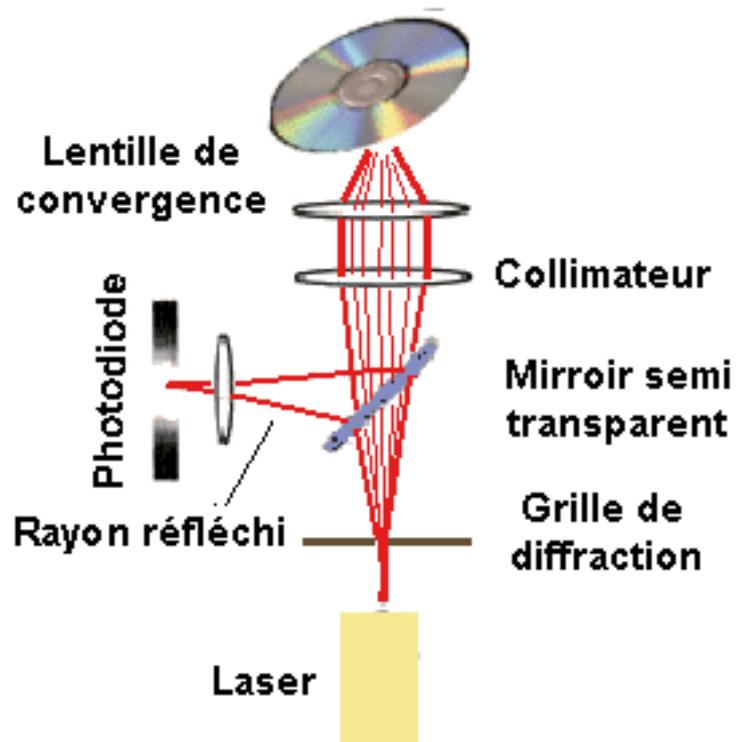


¹: capteur à base de NiFe dont la résistance change d'état en fonction du champ magnétique provenant des plateaux du disque dur

conducteur en arséniure de gallium. Lors de la rotation du disque, le faisceau laser est réfléchi par les lands, capté par une cellule photo multiplicatrice et dispersé par les pits. La quantité de lumière réfléchie change lorsque le faisceau passe d'un land à un pit, ou l'inverse. C'est ce passage qui marque le 1 tandis que la longueur des pits ou des lands caractérise le (ou les) 0.

Le CD-ROM (compact disc Read Only Memory) est donc bien une mémoire à accès séquentiel.

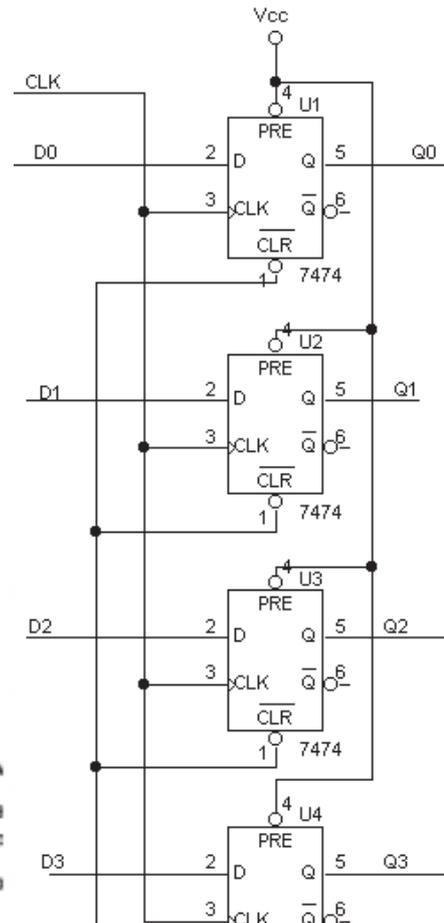
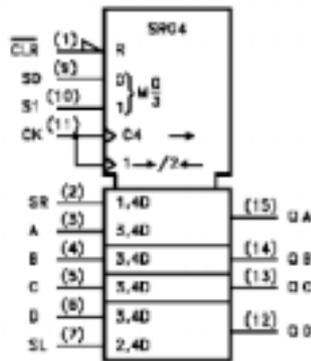
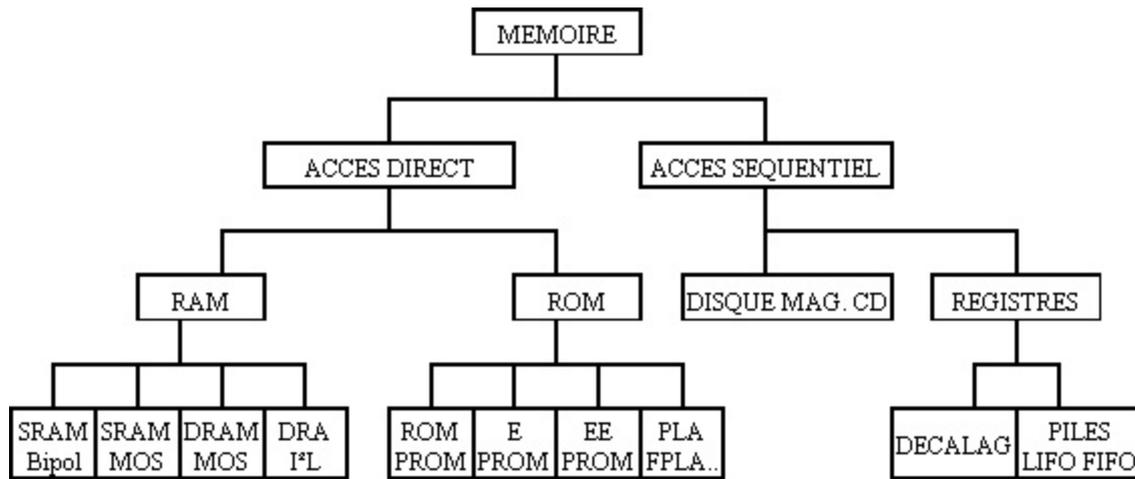
Le CD-RW a une composition différente de celle d'un compact disc classique car sa structure n'est pas figée. La couche réfléchive est ici remplacée par une couche cristalline d'enregistrement composée d'argent, d'indium, d'antimoine et de tellure. Il n'y a pas ici d'enchaînement de micro-cuvettes et de plats mais seulement une variation de l'état cristallin qui va amener une variation du pouvoir réfléchissant de cette couche. Pour cela le faisceau laser du graveur peut faire passer l'état cristallin à un état amorphe moins réfléchissant, le phénomène étant réversible.



VI/ RÉFÉRENCES DOCUMENTAIRES

Sur les mémoires, registres :

- **Circuits numériques** : de R. TOCCI chez DUNOD
- **MEMOTECH** : Sciences de l'ingénieur page 248
- **Guide du technicien en électronique** chez HACHETTE



CLEAR	MODE		CLOCK	INPUTS						OUTPUTS			
	S1	S0		SERIAL		PARALLEL				QA	QB	QC	QD
				LEFT	RIGHT	A	B	C	D				
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	┌	X	X	X	X	X	X	QA0	QB0	QC0	QD0
H	H	H	┐	X	X	a	b	c	d	a	b	c	d
H	L	H	┐	X	H	X	X	X	X	H	QAn	QBn	QCn
H	L	H	┐	X	L	X	X	X	X	L	QAn	QBn	QCn
H	H	L	┐	H	X	X	X	X	X	QBn	QCn	QDn	H
H	H	L	┐	L	X	X	X	X	X	QBn	QCn	QDn	L
H	L	L	X	X	X	X	X	X	X	QA0	QB0	QC0	QD0

X: Don't Care : Don't Care
 a ~ d : The level of steady state input voltage at input A ~ D respectively
 QA0 ~ QD0 : No change
 QAn ~ QDn : The level of QA, QB, QC, respectively, before the most recent positive transition of the clock.

