

# MÉMORISATION UNITAIRE

## I/ GÉNÉRALITÉS

### I.1/ Définitions

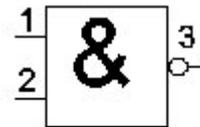
Une fonction de **mémorisation unitaire** est capable de mémoriser un seul état logique à la fois (un seul bit).

Les structures associées à cette fonction sont souvent appelées **BASCULES** car elles disposent de deux sorties aux états complémentaires.

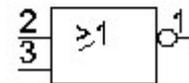
Une bascule est une structure **SEQUENTIELLE** car, contrairement à une structure combinatoire (où les entrées définissent l'état des sorties), l'état logique des sorties dépend des informations d'entrées et des états précédents des sorties.

### I.2/ Rappels

**Porte NAND** : pour que la sortie d'une porte NAND soit à "1" (NL1) il suffit que l'une des entrées soit à "0" (NL0)



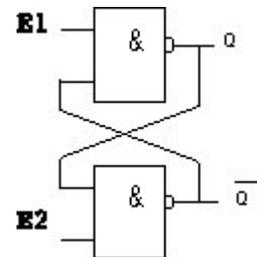
**Porte NOR** : pour que la sortie d'une porte NOR soit à "0" (NL0) il suffit que l'une des entrées soit à "1" (NL1).



## II/ BASCULES RS

### II.1/ Bascule /R/S ou RS NAND

La structure d'une bascule RS NAND est présentée ci-contre:



**La recherche du fonctionnement se fait en trois étapes:**

- Compléter la moitié de la table de vérité pour laquelle les entrées sont à "0"
- Compléter les lignes partiellement remplies en positionnant sur le schéma les états connus et en recherchant les états inconnus

E1	E2	Q <sub>n</sub>		/Q <sub>n</sub>	
0	0				
0	1				
1	0				
1	1	Q <sub>n-1</sub> =0		/Q <sub>n-1</sub> =1	
		Q <sub>n-1</sub> =1		/Q <sub>n-1</sub> =0	

• Compléter la ligne restante en tenant compte du fait que l'état précédent (Q<sub>n-1</sub> ou /Q<sub>n-1</sub>) à son importance:

-remplir les 4 cases grises en procédant comme dans l'étape 2  
 -remplir les 2 cases blanches en comparant  $Q_n$  et  $Q_{n-1}$  d'une part puis  $/Q_n$  et  $/Q_{n-1}$  d'autre part

Il reste alors à identifier les entrées de mise à 1 appelée **S** (comme **SET**) et de mise à 0 appelée **R** (comme **Reset**). Il faut se poser les questions suivantes :

-  Quel état logique qui permet la mémorisation? \_\_\_\_\_
-  Quel état logique qui permet le changement? \_\_\_\_\_
-  En considérant que la sortie principale est la sortie  $Q_n$ , quelle est l'entrée (entre E1 et E2) qui permet de mettre  $Q_n$  à "1"? \_\_\_\_\_
-  Ecrire dans le tableau (sous E1 ou E2) l'information S ou /S
-  Quelle est l'entrée qui permet la mise à "0" de  $Q_n$ ? \_\_\_\_\_
-  Ecrire dans le tableau sous E1 ou E2 l'information R ou /R

 **Synthèse du fonctionnement**

Une bascule RS NAND possède deux entrées :

\_\_\_\_\_ actif au niveau logique \_\_\_\_\_ permet la mise à "1" de la sortie  $Q_n$

\_\_\_\_\_ actif au niveau logique \_\_\_\_\_ permet la mise à "0" de la sortie  $Q_n$

Lorsque les deux entrées sont à \_\_\_\_\_ la bascule mémorise l'état précédent.

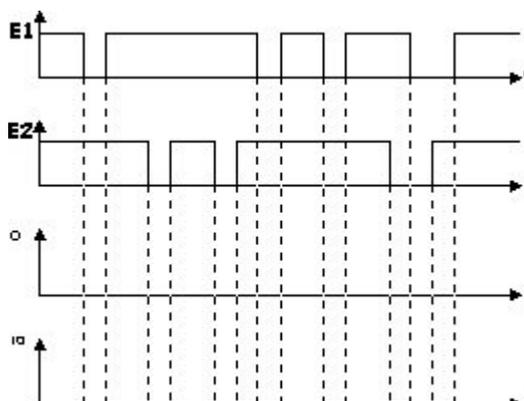
Lorsque les deux entrées sont à \_\_\_\_\_ la bascule restitue une combinaison indésirable où  $Q_n = /Q_n$

La table de vérité est la suivante :

		$Q_n$	$/Q_n$
0	0		
0	1		
1	0		
1	1		

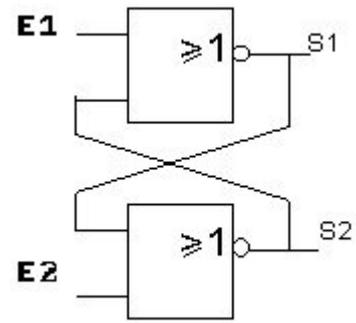
**Remarque :** ces bascules n'existe pratiquement pas sous forme intégré, il faut les réaliser à partir de fonctions NAND.

-  En guise d'application aux bascules RS NAND, indiquer /S et /R puis compléter le chronogramme ci-dessous :



## II.1/ Bascule RS ou RS NOR

La structure d'une bascule RS NOR est présentée ci-contre:



**L'analyse est identique à celle de la bascule NAND.**

- Compléter la moitié de la table de vérité
- Compléter les lignes partiellement remplies en positionnant sur le schéma les états connus et en recherchant les états inconnus

E1	E2	Qn			/Qn		
0	0	Q <sub>n-1</sub> =0			/Q <sub>n-1</sub> =0		
		Q <sub>n-1</sub> =1			/Q <sub>n-1</sub> =1		
0	1						
1	0						
1	1						

• Compléter la ligne restante en tenant compte du fait que l'état précédent (Q<sub>n-1</sub> ou /Q<sub>n-1</sub>) à son importance:

-remplir les 4 cases grises en procédant comme dans l'étape 2

-remplir les 2 cases blanches en comparant Q<sub>n</sub> et Q<sub>n-1</sub> d'une part puis /Q<sub>n</sub> et /Q<sub>n-1</sub> d'autre part

### Synthèse du fonctionnement

Une bascule RS NOR possède deux entrées :

\_\_\_\_\_ actif au niveau logique \_\_\_\_\_ permet la mise à "1" de la sortie Qn

\_\_\_\_\_ actif au niveau logique \_\_\_\_\_ permet la mise à "0" de la sortie Qn

Lorsque les deux entrées sont à \_\_\_\_\_ la bascule mémorise l'état précédent.

Lorsque les deux entrées sont à \_\_\_\_\_ la bascule restitue une combinaison indésirable où Qn = /Qn

La table de vérité est la suivante :

		Qn	/Qn
0	0		
0	1		
1	0		
1	1		



**Remarque** les bascules RS sont souvent utilisées également pour mettre en forme des signaux issus d'interrupteurs. Dans ce cas là leur fonction est la mise en forme et non la mémorisation.

## II/ BASCULES SYNCHRONES

### II.1/ Définitions

Un phénomène électrique est dit *synchrone* (*synchronous* en anglais) s'il se produit en même temps qu'un autre signal.

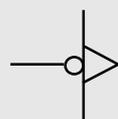
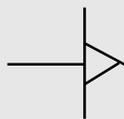
**Bascules synchrones** Ce sont des bascules possédant une entrée dite d'*horloge* (H ou C généralement). Celle-ci conditionne le changement d'état de la sortie et la prise en compte des informations d'entrée. Ces entrées d'horloge peuvent être simplement logique ou dynamique.

**Entrée dynamique :** Une entrée dynamique est une entrée sensible sur un changement d'état. On dit qu'elle est sensible sur un *front actif montant* ou *descendant*.

On reconnaît dans un symbole une entrée dynamique par le fait qu'elle est associée à un triangle isocèle:

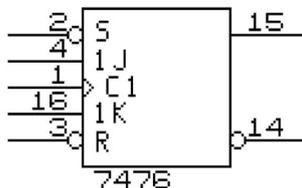
Entrée sensible au front montant

Entrée sensible au front descendant



### II.2/ Bascule JK synchrone

Les entrées **J** et **K** commandent l'état de la bascule comme le font les entrées **R** et **S** pour la bascule **RS**.

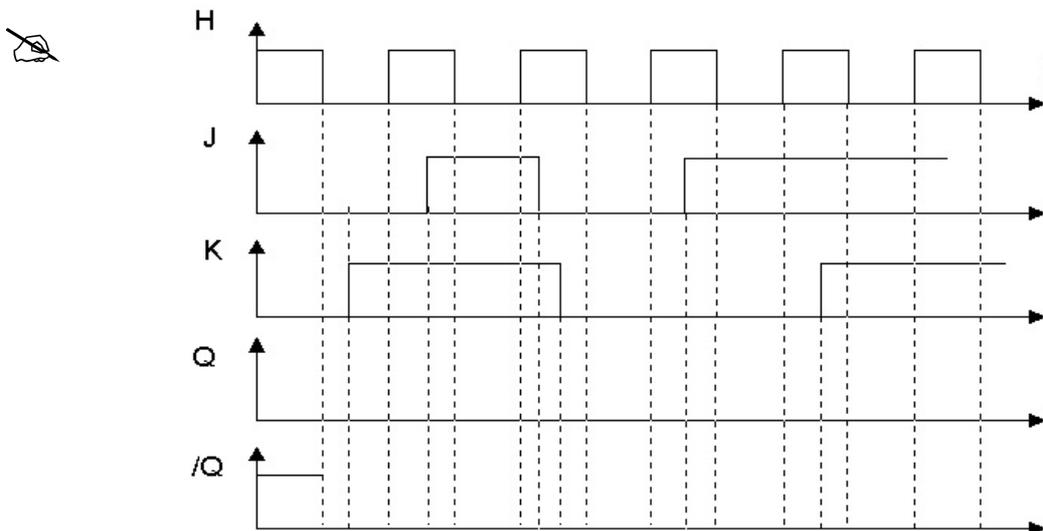


L'entrée d'horloge est généralement dynamique.

Quatre modes de fonctionnement existent en fonction des entrées **J** et **K**.

Lors du front actif			
J	K	Q	/Q
0	0	Q-1	/Q-1
0	1	0	1
1	0	1	0
1	1	/Q-1	Q-1

Compléter les chronogrammes ci-dessous en considérant que l'entrée d'horloge réagit sur un front descendant.



 **Synthèse du fonctionnement**

Une bascule JK est une bascule dont les entrées J et K ne sont prises en compte que lors du front actif du signal d'horloge.

L'entrée J permet la mise à \_\_\_\_\_ de la sortie Q

L'entrée K permet la mise à \_\_\_\_\_ de la sortie Q

Lorsque les deux entrées sont à \_\_\_\_\_, les sorties ne changent pas d'état

Quand les deux entrées sont à \_\_\_\_\_, le sorties sont complémentées (on dit qu'elles *basculent*).

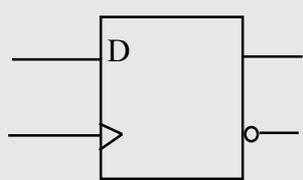
**II.3/ Bascule D synchrone**

Cette bascule ne comporte qu'une entrée de commande et une entrée dynamique d'horloge.

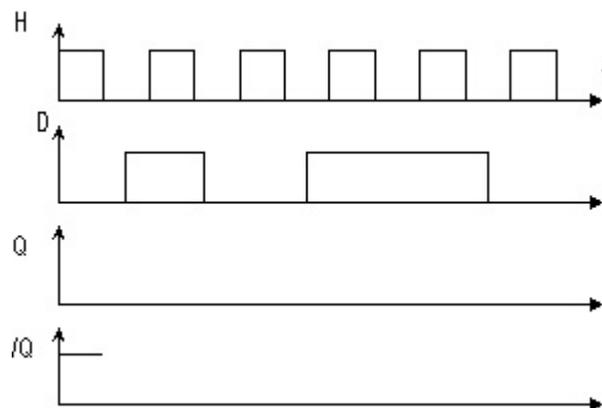
Une bascule D recopie sur sa sortie Q l'état de l'entrée D lors du front actif d'horloge.

Sa table de vérité est la suivante:

C	D	Q <sub>n</sub>	/Q <sub>n</sub>	Effet
Front actif	0	0	1	Mise à zéro
Front actif	1	1	0	Mise à un
Pas de front	X	Q <sub>n-1</sub>	/Q <sub>n-1</sub>	Mémorisation



 Compléter le chronogramme ci-contre (front descendant actif):



 **Remarque :** On trouve fréquemment des bascules D qui mémorisent le signal D tant que l'horloge est active. On appelle ces bascules des *verrous* ou des *latches*.

**III/ ENTRÉES ASYNCHRONES**

Pour assurer une initialisation lors de la mise sous tension, les bascules synchrones possèdent également des entrées asynchrones appelées «SET» ou «PRESET» et «CLEAR» ou «RESET».

Ces entrées sont toujours prioritaires par rapport aux entrées synchrones (J, K ou D).



Dans la table de vérité d'une bascule 7476 colorier en rouge les cases correspondant aux fonctions synchrones et en bleu les cases du fonctionnement asynchrone.

/S	/R	C	J	K	Q <sub>n</sub>	/Q <sub>n</sub>	Effet
0	1	X	X	X	1	0	Forçage à un
1	0	X	X	X	0	1	Forçage à zéro
0	0	X	X	X	1	1	Etat indésirable
1	1	↓	0	0	Q <sub>n-1</sub>	/Q <sub>n-1</sub>	Mémorisation
1	1	↓	1	0	1	0	Mise à un
1	1	↓	0	1	0	1	Mise à zéro
1	1	↓	1	1	/Q <sub>n-1</sub>	Q <sub>n-1</sub>	Bascule
1	1	0	X	X	Q <sub>n-1</sub>	/Q <sub>n-1</sub>	Mémorisation
1	1	1	X	X	Q <sub>n-1</sub>	/Q <sub>n-1</sub>	Mémorisation

## IV/ RÉFÉRENCES DOCUMENTAIRES

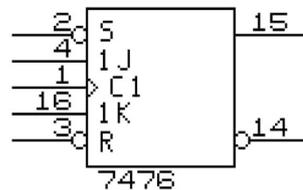
- **Mémotech** : Sciences de l'ingénieur : page 332
- **Guide du technicien en électronique** de C. CIMELLI et R. BOURGERON
- **Circuits numériques** de R. TOCCI

E1	E2	Qn		/Qn	
0	0				
0	1				
1	0				
1	1	Q <sub>n-1</sub> =0		/Q <sub>n-1</sub> =1	
		Q <sub>n-1</sub> =1		/Q <sub>n-1</sub> =0	

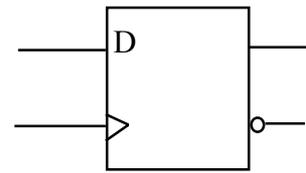
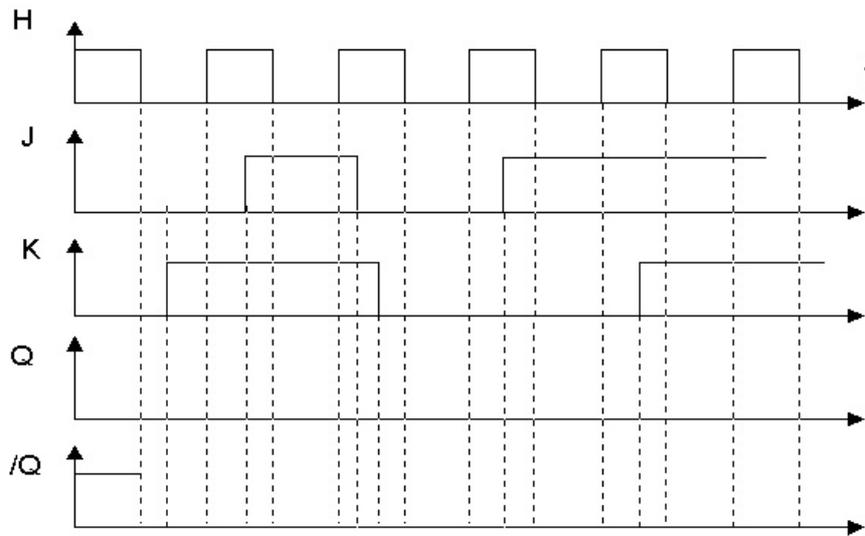
		Qn	/Qn
0	0		
0	1		
1	0		
1	1		

E1	E2	Qn		/Qn	
0	0	Q <sub>n-1</sub> =0		/Q <sub>n-1</sub> =0	
		Q <sub>n-1</sub> =1		/Q <sub>n-1</sub> =1	
0	1				
1	0				
1	1				

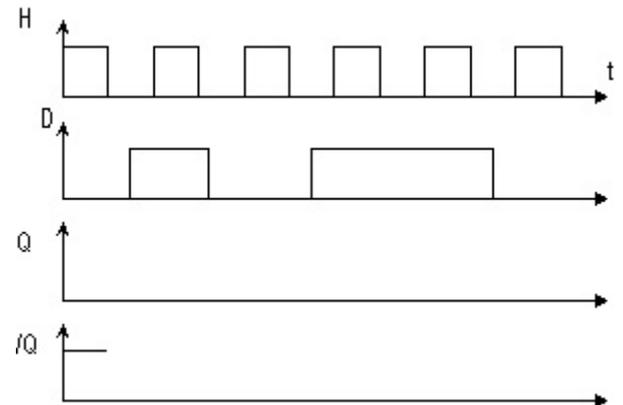
		Qn	/Qn
0	0		
0	1		
1	0		
1	1		



Lors du front actif			
J	K	Q	/Q
0	0	Q-1	/Q-1
0	1	0	1
1	0	1	0
1	1	/Q-1	Q-1



C	D	Q <sub>n</sub>	/Q <sub>n</sub>	Effet
Front actif	0	0	1	Mise à zéro
Front actif	1	1	0	Mise à un
Pas de front	X	Q <sub>n-1</sub>	/Q <sub>n-1</sub>	Mémorisation



/S	/R	C	J	K	Q <sub>n</sub>	/Q <sub>n</sub>	Effet
0	1	X	X	X	1	0	Forçage à un
1	0	X	X	X	0	1	Forçage à zéro
0	0	X	X	X	1	1	Etat indésirable
1	1	↓	0	0	Q <sub>n-1</sub>	/Q <sub>n-1</sub>	Mémorisation
1	1	↓	1	0	1	0	Mise à un
1	1	↓	0	1	0	1	Mise à zéro
1	1	↓	1	1	/Q <sub>n-1</sub>	Q <sub>n-1</sub>	Bascule
1	1	0	X	X	Q <sub>n-1</sub>	/Q <sub>n-1</sub>	Mémorisation
1	1	1	X	X	Q <sub>n-1</sub>	/Q <sub>n-1</sub>	Mémorisation